

CLIPPEDIMAGE= JP405055842A

PAT-NO: JP405055842A

DOCUMENT-IDENTIFIER: JP 05055842 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: March 5, 1993

INVENTOR-INFORMATION:

NAME

KONDO, MASANORI

ASSIGNEE-INFORMATION:

NAME

SEIKO EPSON CORP

COUNTRY

N/A

APPL-NO: JP03217058

APPL-DATE: August 28, 1991

INT-CL (IPC): H03F003/45;H03F003/343

US-CL-CURRENT: 330/252

ABSTRACT:

PURPOSE: To improve the generality of a semiconductor device including an operational amplifier by allowing a user to set up several characteristics for the operational amplifier built in the semiconductor device by means of a program.

CONSTITUTION: The operational amplifier is provided with plural constant current sources 109, 110, plural PMOS switches 111, 112 for turning on/off the constant current sources 109, 110 and plural constant current source selecting registers 113, 114 for applying signals to the switches 111, 112. When '1' and '0' are written in the registers 113, 114, the switches 111, 112 are turned on and off and the level of a current supplied to an output stage is changed. Thereby the reduction of the current to the output stage suppresses the power consumption of the operational amplifier, and when the current is increased, the response speed or driving capacity of the amplifier can be improved.

(19)日本国特許庁(J P)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-55842

(43)公開日 平成5年(1993)3月5日

(51)Int.Cl.⁵

H 0 3 F 3/45
3/343

識別記号

庁内整理番号

A 7328-5 J
Z 7328-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数2(全 4 頁)

(21)出願番号 特願平3-217058

(22)出願日 平成3年(1991)8月28日

(71)出願人 000002369

セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号

(72)発明者 近藤 雅則

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74)代理人 弁理士 鈴木 喜三郎 (外1名)

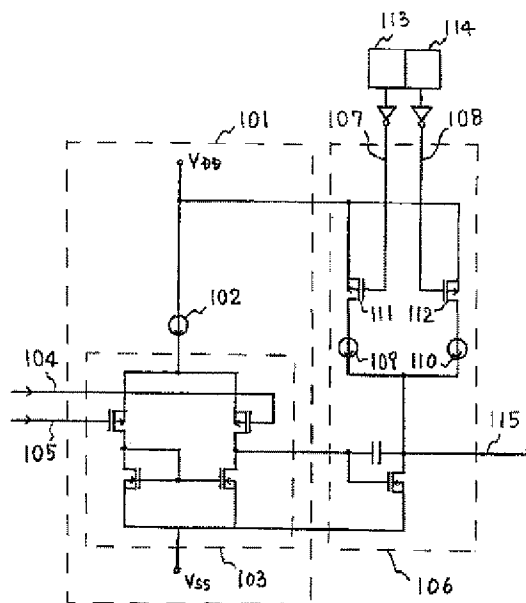
(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 半導体装置に内蔵されるオペアンプの特性について、プログラムにより使用者が数通りの設定を行えるようにし、オペアンプを内蔵する半導体装置の汎用性を高める。

【構成】 従来のオペアンプに、出力段106に電流を供給する複数の定電流源109、110と、それら定電流源をON、OFFさせるためのPMOSスイッチ111、112と、PMOSスイッチに信号を与えるための定電流源選択レジスタ113、114を備え、定電流源選択レジスタに"1"、"0"を書き込むことによって、PMOSスイッチをON、OFFさせ、出力段に供給される電流の大きさを変える。

【効果】 出力段への電流を小さくすればオペアンプの消費電力を抑えられ、また電流を大きくすればオペアンプの応答速度や駆動能力が向上させることができる。



【特許請求の範囲】

【請求項1】 a) 単一半導体基盤上に、

b) オペアンプと、

c) 前記オペアンプの出力段に接続される複数の定電流源を有し、

d) 前記複数の定電流源のうち、1つ以上の定電流源が選択的に前記オペアンプの出力段に接続される手段を有することを特徴とする半導体装置。

【請求項2】 a) プログラム命令を記憶するメモリ装置と、

b) 前記プログラム命令に基づき順次出力する制御手段を有し、

c) 前記制御手段に基づいて、前記複数の定電流源のうち、1つ以上の定電流源を選択的に前記オペアンプの出力段に接続される手段を有することを特徴とする請求項1記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、オペアンプを内蔵した半導体装置に関する。

【0002】

【従来の技術】従来の半導体装置に於けるオペアンプはCMOSで構成された場合図3のような構成をしている。図3に於て301は差動段に電流を供給する差動増幅段定電流源であり、302は出力段に電流を供給する出力段定電流源、303はオペアンプ差動増幅段、304はオペアンプ出力段、305は非反転入力、306は反転入力、307はオペアンプの出力である。非反転入力305からの入力と反転入力306からの入力の差を増幅して307の出力端子から出力している。このオペアンプの消費電力と応答速度、駆動力は302の出力段定電流源により供給される電流の大きさによって変わる。この電流を小さくすることによりオペアンプの消費電力は低くなり、電流を大きくすることによりオペアンプの応答速度と駆動力が高くなる。

【0003】

【発明が解決しようとする課題】従来の半導体装置に内蔵されるオペアンプに於て、その消費電力を抑えるためには、出力段への電流源として出力する電流が小さい定電流源を設置すれば良いが、このことによりオペアンプの応答速度や駆動力が低下してしまう、また反対にオペアンプの応答速度や駆動力を向上させるためには、出力段への電流源として出力する電流が大きい定電流源を設置すれば良いが、このことによりオペアンプの消費電力が大きくなってしまふ。従来において出力段の定電流源は固定であったため、オペアンプの消費電力、応答速度、駆動力といった特性について設定変更することが不可能であった。

【0004】特にアプリケーションとしてオペアンプを取り込んだ汎用の半導体装置の場合、その半導体装置の

使用される状況により、オペアンプが応答速度性や駆動能力に優れていることよりも低消費電力であることが要求される場合や、逆に低消費電力であることよりも応答速度性や駆動能力に優れていることが要求される場合がある。このとき、半導体装置に取り組んだオペアンプの特性が、その時々要求に合わない場合があり、そのために半導体装置の汎用性が低下してしまうことになっていた。

【0005】

【課題を解決するための手段】(1) a) 単一半導体基盤上に、b) オペアンプと、c) 前記オペアンプの出力段に接続される複数の定電流源を有し、d) 前記複数の定電流源のうち、1つ以上の定電流源が選択的に前記オペアンプの出力段に接続される手段を有することを特徴とする。

【0006】(2) a) プログラム命令を記憶するメモリ装置と、b) 前記プログラム命令に基づき順次出力する制御手段を有し、c) 前記制御手段に基づいて、前記複数の定電流源のうち、1つ以上の定電流源を選択的に前記オペアンプの出力段に接続される手段を有することを特徴とする。

【0007】

【作用】以上のように構成されたオペアンプを内蔵した半導体装置は、オペアンプの出力段に供給される電流の大きさをプログラムによって数段階に切り換えることが可能となり、低消費電力向けのオペアンプの設定や応答速度性、駆動能力を向上させた設定など、一つの半導体装置上でその半導体装置のアプリケーションにあわせたオペアンプの特性が設定できるようになる。

【0008】

【実施例】本発明によるオペアンプを内蔵した半導体装置の1実施例を図2に示す。

【0009】201は出力段の定電流源を複数個備えたオペアンプで、202はその複数個ある定電流源の中から1個以上任意の定電流源を選択するためのスイッチ、203は202のスイッチをON、OFFさせるための信号を保持する定電流選択レジスタである。204は入出力ポートで、205はCPU、206は定電流源を選択可能とするためのプログラムが記憶されたROMである。

【0010】定電流源を選択するためには入出力ポートへ決められた信号を与えられることにより、ROMに記憶されたプログラムに従って定電流源選択レジスタに“0”または“1”が書き込まれ、定電流源が選択されることになる。

【0011】次に、オペアンプ部分について詳細に示したのが図1である。

【0012】101はオペアンプの差動段、102は差動段への電流を供給する差動段定電流源、103は非反転入力104、反転入力105の電圧差を増幅するオペ

アンプ差動増幅段、106は差動段からの出力を外部に出力するオペアンプ出力段、107、108は出力段へ電流を供給するための定電流源を選択するための定電流源選択信号、109、110は出力段へそれぞれが大きさの等しい、あるいは異なる電流を供給する出力段定電流源。111、112は出力段定電流源109、110への電流の供給を選択するためのPMOSスイッチ、113、114は定電流源109、110を選択するための信号を保持するための定電流源選択レジスタ、115はオペアンプの出力である。この回路図では、定電流源選択レジスタ113に"1"を書き込むことによりPMOS定電流源スイッチ111をONさせ、定電流源109により、出力段への電流が供給される。同様に定電流源選択レジスタ114に"1"を書き込めば、定電流源110により、出力段への電流が供給される。また定電流源選択レジスタ113、114両方に"1"を書き込めば定電流源109、110の両方から電流が供給されることになる。また定電流源選択レジスタ113、114両方に"0"を書き込めば出力段に電流が供給されない。出力段に設置した複数の定電流源がそれぞれ等しいものであれば、定電流源選択レジスタに書き込んだ"1"の数が多ければ出力段に供給される電流は大きいものとなり、"1"の数が少なければ出力段に供給される電流は小さいものとなる。

【0013】出力段に供給する電流を小さくした場合、そのオペアンプの応答速度や駆動力は小さくなるが、消費電力を抑えることができる、反対に出力段に供給する電流を大きくした場合、消費電力は大きくなるが応答速度や駆動力は向上させることができる。

【0014】以上のようなことから、オペアンプの出力段に供給される電流を数段階に切り換えることによって、オペアンプを内蔵する半導体装置の使用される状況に応じ、応答速度や駆動力、消費電力といったオペアンプの特性を設定することが可能となる。

【0015】

【発明の効果】以上述べたように本発明によれば、オペアンプの出力段に供給される電流の大きさを数段階に切り換えることが可能となり、オペアンプの特性を低消費電力なものにしたり、応答速度性や駆動能力の優れたものにしたりすることができるようになる。これにより、一つの半導体装置上でその半導体装置のアプリケーション

ンにあわせたオペアンプの特性を設定できるようになる。

【図面の簡単な説明】

【図1】本発明によるオペアンプの実施例を示す回路図である。

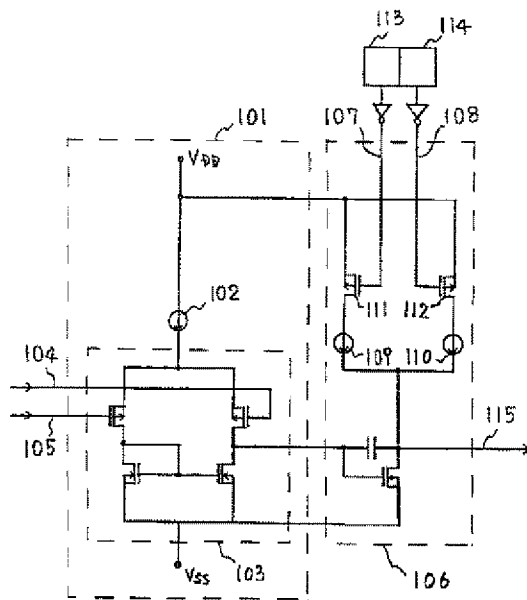
【図2】本発明によるオペアンプの実施例を示すブロック図である。

【図3】従来のオペアンプの実施例を示すための回路図である。

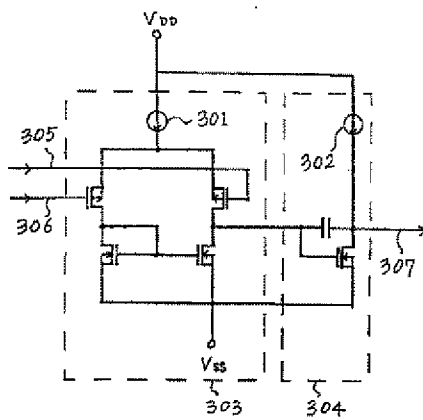
【符号の説明】

- 101・・・オペアンプ差動段
- 102・・・差動増幅段定電流源
- 103・・・オペアンプ差動増幅段
- 104・・・非反転入力
- 105・・・反転入力
- 106・・・オペアンプ出力段
- 107・・・定電流選択信号1
- 108・・・定電流選択信号2
- 109・・・出力段定電流源1
- 110・・・出力段定電流源2
- 111・・・PMOSトランジスタによる定電流源スイッチ1
- 112・・・PMOSトランジスタによる定電流源スイッチ2
- 113・・・定電流源選択レジスタ
- 114・・・定電流源選択レジスタ
- 115・・・オペアンプ出力
- 201・・・オペアンプ
- 202・・・定電流源スイッチ
- 203・・・定電流源選択レジスタ
- 204・・・入出力ポート
- 205・・・CPU
- 206・・・プログラムROM
- 301・・・差動増幅段定電流源
- 302・・・出力段定電流源
- 303・・・オペアンプ差動増幅段
- 304・・・オペアンプ出力段
- 305・・・非反転入力
- 306・・・反転入力
- 307・・・オペアンプ出力

【図1】



【図3】



【図2】

